

基于 GaAs 工艺的超宽带混合集成功率放大器

胡 俊^{1, 2}, 陈晓娟¹

(1 中国科学院 微电子研究所, 北京 100029; 2 中国科学院大学, 北京 100049)

摘 要: 基于 0.15 μm GaAs PHEMT 工艺, 设计了一款可以应用于超高频(VHF)和甚高频(UHF)的超宽带功率放大器. 该功放工作在 AB 类, 由上下两条对称支路构成. 输出电路采用 T 型结合成技术, 在片外使用罗杰斯 4350B 高速印刷电路板(PCB)制作. 最后在先进设计系统软件(ADS)里进行芯片和 PCB 板的联合仿真. 仿真结果显示: 此款功放的工作带宽是 30 MHz~3 GHz, 带宽超过 6 个倍频程. 在整个频带内, 小信号增益在 21 dB $\pm$ 0.3 dB 之间, 输入输出回路损耗基本在-10 dB 以下. 连续波测量下, 饱和输出功率在 30.9 dBm $\pm$ 0.5 dB 之间, 功率附加效率(PAE)在 17.7%~14.0%之间.

关键词: 超宽带; 功率放大器; 混合集成; GaAs

中图分类号: TN602

文献标识码: A

文章编号: 1000-7180(2018)12-0059-05

Ultra-High Bandwidth Hybrid Integrated Power Amplifier Based on GaAs Technology

HU Jun^{1, 2}, CHEN Xiao-juan¹

(1 Institute of Micro-Electronics, Chinese Academy of Sciences, Beijing 100029, China;

2 University of Chinese Academy of Sciences, Beijing 100049, China)

Abstract: An ultra-high bandwidth power amplifier (PA) was designed for very-high-frequency (VHF) and ultra-high frequency (UHF) applications based on 0.15 μm GaAs PHEMT technology. The PA works in class AB, which consists of two symmetrical branches from top to bottom. The output circuit uses T-junction technology which uses the Rogers 4350B high-speed printed circuit board (PCB) in the off-chip. Finally, the chip and PCB have co-simulated in Advanced Design System (ADS). The simulation results show that the PA achieves an operating bandwidth of 30 MHz to 3 GHz whose bandwidth is more than 6 octaves. The small signal gain is over 21 dB $\pm$ 0.3 dB the whole bandwidth and the input and output return loss is generally less than -10 dB. Under continuous wave measurement, the saturated output power is 30.9 dBm $\pm$ 0.5 dB and the power added efficiency (PAE) is 17.7%~14.0%.

Key words: ultra-high bandwidth; power amplifier; hybrid integrated; GaAs

1 引言

随着无线通信技术的快速发展, 面对不同需求的无线通信系统被不断研发出来, 如更新换代的移动通信系统(3G、4G、5G)、全球定位系统(GPS)、无线蓝牙技术(Bluetooth)、无线局域网技术(WLAN)等. 然而, 多个系统的并存在可以带来便利的同时, 也带来了系统间互相切换和多系统集成等方面的挑

战. 为了实现多个通信系统在单个硬件上的集成, 从而多个系统可以联合工作, 宽带无线通信技术的发展就变得极为重要. 军事方面, 在单个平台上实现多模式多频段无线通信技术更加具有战略意义, 在实际对抗的时候, 可以切换被阻断或被干扰的信号频道, 及时完成任务布置或军事反击^[1-2]. 发展宽带无线通信系统, 势必对其子系统和电路提出了实现宽带性能的要求. 功率放大器作为无线通信系统的关

键组件,其宽带设计又成为最为重要的一步.功率放大器的带宽严重制约着整个系统的带宽,在带宽之外的信号因为得不到放大,即使发射出去也会快速衰减而无法传输.同时,放大器的输出功率也要足够高,可以使宽带信号传输的更远,覆盖的范围更广.

本文介绍了一种超宽带功率放大器,其带宽为 30 MHz~3 GHz,覆盖了大部分民用和军用通信频段,带宽超过了 6 个倍频程,其输出部分采用了 T 型结合成技术,输出功率接近 31 dBm.

2 超宽带功放芯片电路设计

功放芯片设计的整体电路如图 1 所示,为达到宽带性能和高功率要求,功率放大器采用了三管堆栈(stacked)结构^[3-5].

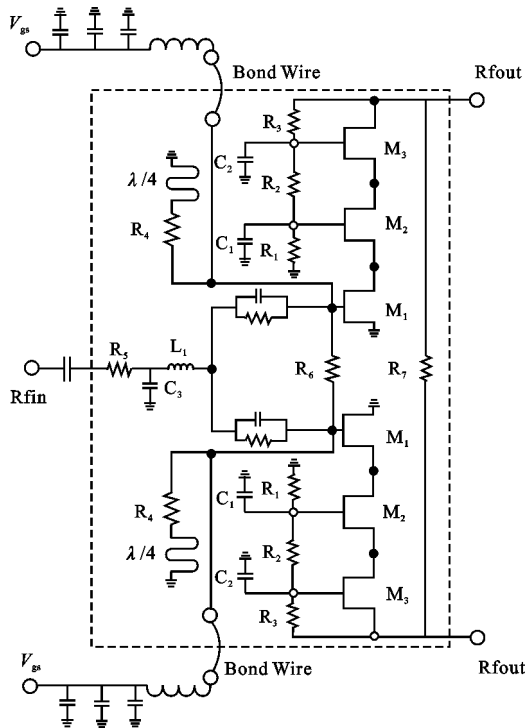


图 1 功放芯片电路

2.1 芯片电路管芯结构选择

本文芯片电路设计采用的是台湾稳懋公司 0.15 μm 增强型 GaAs 膜式高电子迁移率晶体管(PHEMT)工艺库 PE1500. 该工艺包含两种晶体管模型,一种是噪声模型,一种是大信号模型,大信号模型主要用来设计功率放大器.我们选用大信号模型晶体管,根据其提供的直流特性曲线,将栅压偏置在 0.5 V,漏压偏置在 4 V,此时晶体管工作在 AB 类.

在堆栈结构中,管芯的选择是至关重要的,尺寸过小会导致增益较低,输出功率不满足要求,尺寸过大又会引起额外的寄生电容,造成电流电压的相位差,从而降低电路性能.同时,为了满足宽带性能,在选取管芯尺寸的时候,不仅要考虑增益和功率这些传统要求,还要考虑选择的管芯尺寸和数量可以使输出阻抗全频带都在 50 Ω 附近,这样就可以不用设计输出匹配电路就可以获得良好的输出回路损耗.这也是堆栈结构非常重要的优点之一.因为匹配电路一般都是窄带的,很难获得宽带特性,而且实际匹配电路都有损耗,会降低输出功率.直接利用管芯使输出达到 50 Ω 阻抗就可以避免这些问题.

在管芯的选择中,对于单个器件来说,增加栅指的宽度和增加栅指的数目,都相当于并联,会减小输出阻抗.对于我们采用的工艺来说,2 $\times$ 75 μm 的管芯输出阻抗低频在 250 Ω ,2 $\times$ 8 $\times$ 150 μm 管芯的输出阻抗低频在 20 Ω .这里主要看低频是因为低频阻抗难以调整,而高频阻抗还可以在片外调整.栅宽越大,输出阻抗越小,但输出功率越大.同时,堆栈结构要采用多个管芯串联的结构,从而使输出电压成倍增加,在输出电流不变的情况下,输出功率也会成倍增加.串联带来另一个好处是输出阻抗也成倍增加.但是,如果串联的管芯数目过多,会造成电流电压的相位不同步,输出功率的增加就会大打折扣^[6].综合考虑,我们选用 3 个 2 $\times$ 8 $\times$ 150 μm 的单管组成的管芯作为每个支路的管芯,其输出阻抗大约在 50 Ω 左右,两路合成后输出阻抗在 25 Ω 左右.片外 PCB 电路的一个重要作用就是在整个频带内把输出阻抗匹配到标准阻抗 50 Ω .

在管芯尺寸和数量选择好以后,我们需要设计堆栈结构的栅自偏置电阻和级间匹配电容.栅自偏置电阻通过将电源的电压进行分配,使加到每一个晶体管的栅源电压都相等. M_1 的栅端直接由外部电源进行供电.每个管子都工作在饱和状态.需要注意的是最上面的电阻 R_3 ,这个电阻的作用非常重要,它连在 M_3 的漏端,保证了每个器件的栅端电压可以跟随射频信号同幅度摆动,这样就避免了栅级电压保持不变,漏压增大导致的源漏击穿^[7].偏置电阻的大小还会影响输出阻抗和输出功率.偏置电阻大的话,输出阻抗也会较大,从而偏离 50 Ω 标准阻抗,导致 $|S_{22}|$ 较差.但偏置电阻大可以阻止射频信号从电阻这条支路上泄露到地,这样输出功率就会较大.我们选取电阻的大小在保证输出功率较大的同时尽量使 $|S_{22}|$ 也较好.

级间匹配电容是堆栈结构不同于传统的 Cas-code 结构最为明显的一点. 堆栈结构为了使输出功率最大, 串联的每一个晶体管都要做到级间匹配, 从而使功率从底下的晶体管尽可能无损的传输到上面晶体管, 这样输出功率就可以达到最大. 对电路进行小信号分析, 由负载线理论和无反射匹配理论, 可以得到级间匹配电容的公式为^[8]

$$C_k = \frac{(C_{gs} + C_{gd}(1 + g_m Z_{opt}))}{(k-1)g_m Z_{opt} - 1}, k = 2, 3, \dots, K.$$

式中, C_{gs} , C_{gd} 是功放管的栅源、栅漏寄生电容; g_m 是功放管的跨导; Z_{opt} 是每一级堆栈的最佳匹配阻抗.

设计好的管芯输出阻抗如图 2 实线所示, 可以看出其输出阻抗全频带都在 50Ω 匹配点附近.

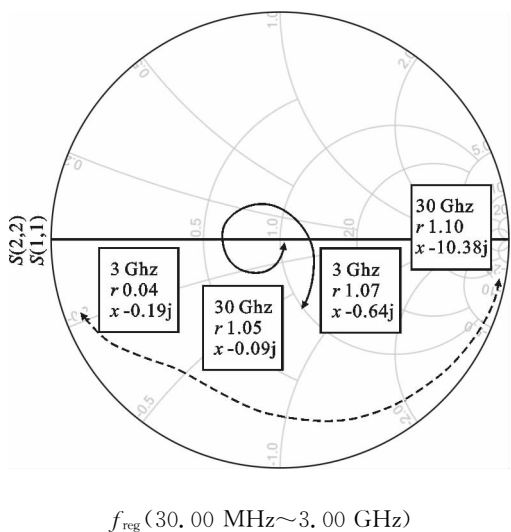


图 2 管芯输入阻抗和输出阻抗随输入频率变化曲线

2.2 芯片输入匹配电路设计

从图 2 管芯的虚点线可以看出来, 其输入阻抗呈现容性, 而且在整个频带内变化明显, 低频时呈现开路特性, 高频时呈现短路特性. 输入端必须要经过良好匹配设计才能保证输入回路损耗较小, 同时还要兼顾稳定性和平坦性设计. 以图 2 史密斯原图作为参考, 我们在输入端串联了电阻 R_5 使低频端沿着电阻圆靠近 50Ω , 并联电阻 R_4 使高频端沿着电导圆靠近 50Ω . 同时在干路上串联了 L 型匹配网络用于调节输入阻抗, 而且 L 型匹配属于低通滤波器, 可以滤除高次谐波. 稳定性方面除了串联有损元件电阻, 还采用了 RC 并联网络, 这两种方法都是通过引入电阻消除掉呈现负值的输入阻抗实部, 从而消除环路振荡. 电路中由于工艺误差, 版图布局等原因, 使各个并联的功率器件不能保证完全对称, 从而出现奇模信号, 可能导致奇模振荡. 在电路设计中我们在输入和输出端分别并联了电阻 R_6 和 R_7 , 对于

奇模信号来说就是增大了其实部, 从而消除掉负阻抗, 有效抑制了奇模振荡的发生.

因为管芯的增益随着频率的变化一般都不平坦的, 按照经验来说, 大约每倍频程下降 6 dB 左右, 在输入端, 我们在栅端并联的电阻上面再并联 $1/4\lambda$ 微带线, 来使低频的信号泄露出去, 减小其功率, 而高频信号没有影响. 再通过放大器放大, 低频信号放大较多, 高频信号放大较少, 从而达到平坦的效果.

图 3 是与图 1 原理图对应的功放芯片版图.

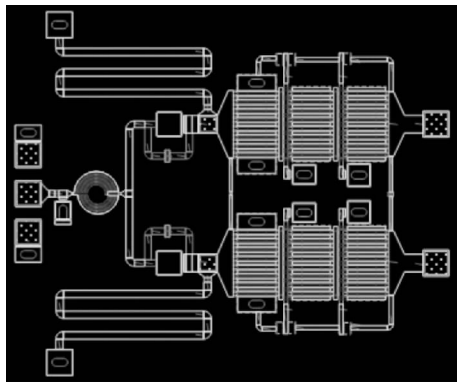


图 3 功放芯片电路版图

3 超宽带功放外围 PCB 电路设计

外围 PCB 电路我们采用 Rogers4350B 高频板工艺, 板厚 0.508 mm, 铜厚 1 oz. 芯片与 PCB 之间采用金线键合. 其中部分电路如图 4 所示.

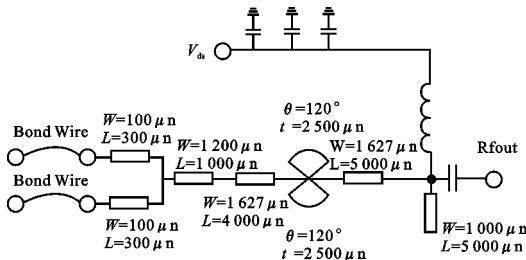


图 4 输出回路电路

3.1 输出功率合成设计

因为输出功率合成需要在 30 MHz 到 3 GHz 频率内将 25Ω 左右的输出阻抗转换到标准阻抗 50Ω , 在这么宽的带宽里, 无论是威尔金森耦合器还是朗格耦合器, 增益平坦度和面积都很难达到要求. T 型结合成是一种比较简单的功率合成网络, 面积小, 易于制作. 根据三端口网络的特性^[9], 如果 T 型结是无耗的, 则它的三个端口无法做到全部匹配. 只有有耗的电阻性网络才可以做到, 但在功率放大器的输出端放置电阻会很大程度上损耗功率, 很少有电

路会这样设计. 综合考虑设计面积和输出功率, 我们采用了无耗 T 型结作为宽带功率合成网络, 如图 4 所示.

在低频端, 如 30 MHz, 其波长长达几米, 这么长的波长, 要想利用传输线改变其阻抗几乎不可能, 所以 T 型结后面的匹配电路主要针对的是高频端. 采用了两段传输线加开路短截线的匹配形式, 将 T 型结的输出阻抗在高频段匹配至 50Ω 附近. 考虑到两段并联的开路短截线会形成空间互感效应, 所以把前面的短截线换成了双瓣结构扇形微带线, 这种结构具有更加良好的宽带特性.

3.2 直流电源处理电路设计

电源电路需要考虑滤除电源纹波, 所以要在电源端放置滤波电容位置. 同时直流馈电回路需要隔离电感, 防止信号从电源泄露到地. 因为是宽带信号, 所以普通电感都无法使用. 它们在射频信号下都呈现二阶谐振系统特性, 超过了临界频点, 电感的寄生电容占据主要位置, 电感表现出容性, 就无法有效隔离射频信号. 所以在宽带射频功率放大电路里, 一般采用圆锥电感. 这种电感采用特殊工艺, 在很宽的范围都能保证恒定的电感值. 但是它的尺寸较大, 所以需要特地留出空间. 同时射频通路上的隔直电容也是如此, 要采用宽频电容.

考虑到射频电路的空间效应非常严重, 我们必须使封装元件在 PCB 上的位置尽可能的贴近实际. 如果放置的元件之间的距离不合要求, 就算 PCB 仿真结果良好也没有太大的参考价值. 图 5 是用 Altium Designer 软件根据原理图绘制出来的 PCB 版图.

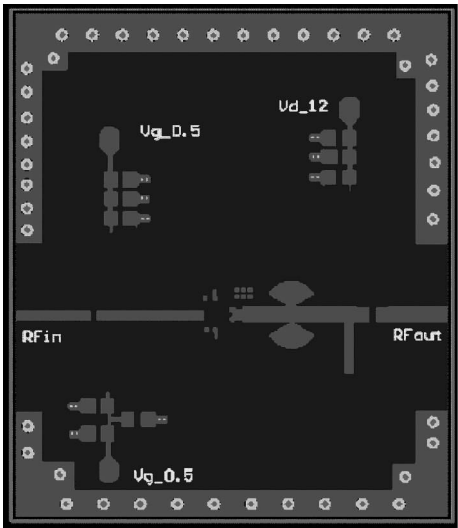


图 5 功放外围 PCB 电路版图

4 电路联合仿真结果与分析

采用 ADS 工具, 我们首先对芯片电路进行电磁仿真(EM). 然后将设计好 PCB 版图导入到 ADS 里做 EM 仿真. 最后将 PCB EM 结果和芯片 EM 结果放在一起做电磁联合仿真.

图 6 所示为 S 参数随频率变化的曲线, 在 30 MHz~3 GHz 的频段内, 二路合成有较高和非常平坦的增益, 小信号增益值为 $21\text{ dB}\pm 0.3\text{ dB}$, 增益波动仅为 0.3 dB . 其输入输出回波损耗基本都在 -10 dB 以下, 符合电路工作要求. 图 7 表示在连续波工作条件下, 在输入功率固定为 12 dBm 时, 输出功率、功率增益和 PAE 随频率的变化曲线. 此时全频段增益压缩接近 1 dB . 输出 1 dB 压缩点为 $30.9\text{ dBm}\pm 0.5\text{ dB}$. 功率附加效率在频率在 220 MHz 时最高, 为 17.7% , 随后逐渐下降, 最低时在 3 GHz , 为 14.0% . 图 8 显示为功率放大器的三阶交调失真 IMD3. 它表示三阶交调信号与基波信号的功率差值. 当输入为双音信号时, 三阶交调信号在频谱上是距离有用信号非常近的失真信号, 因此很难用滤波器去除它们, 所以必须提高 IMD3. 从图中可以看出, 三阶交调信号全频带低于 -15 dBc , 不会影响有用信号, 失真较低.

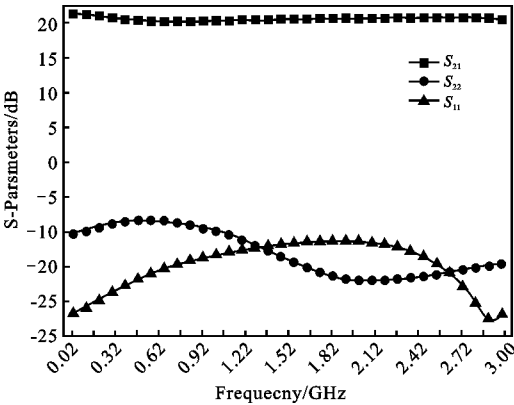


图 6 S 参数仿真结果

5 结束语

本文设计了一种应用于超高频和甚高频的超宽带混合集成功率放大器, 芯片电路采用 $0.15\text{ }\mu\text{m}$ GaAs PHEMT 工艺实现, 外围 PCB 电路采用 Rogers 4350B 板材实现, 最后在 ADS 软件中进行联合电磁仿真. 仿真结果显示该功率放大器的工作带宽为 $30\text{ MHz}\sim 3\text{ GHz}$, 全频段线性增益仅波动 0.3 dB , 输出 1 dB 压缩点功率仅波动 0.5 dB . 这种超宽

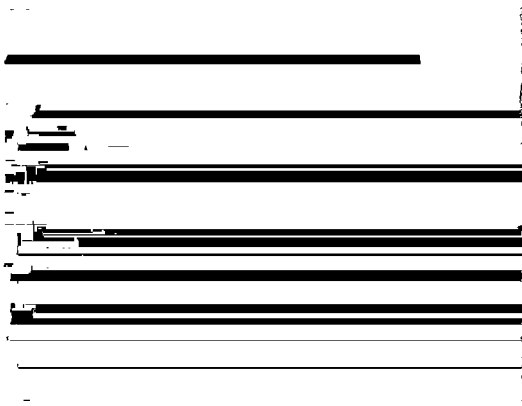


图 7 输出功率、功率增益和 PAE 随频率变化曲线

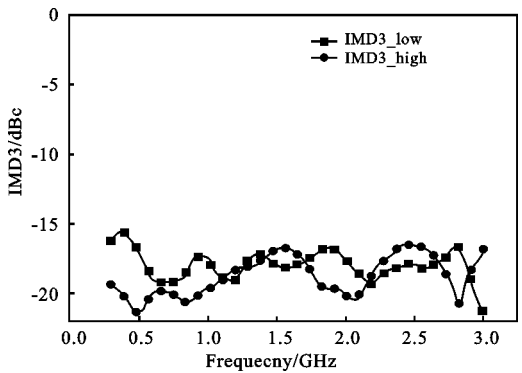


图 8 三阶互调仿真结果

带功率放大器,在军事和宽带无线通信领域有着很重要的设计参考价值.

参考文献:

[1] 冷永清. GaN 高电子迁移率晶体管特性及其功率放大器研究[D]. 长沙:湖南大学, 2013.

[2] 施晓楠, 陆伟成, 唐璞山, 等. CMOS 多频带低噪声放大器设计[J]. 微电子学与计算机, 2008, 25(6):9-13.

[3] Ezzeddine A, Hung H L A, Huang H C. High-Voltage FET amplifiers for satellite and phased-array applications [J]. IEEE MTT-S International Microwave Symposium Digest, 1985, 85(1):336-339.

[4] Peterson K E, Hung H L, Phelleps F R, et al. Monolithic high-voltage FET power amplifiers[C]// Microwave Symposium Digest, 1989. IEEE MTT-S International. Long-Beach,USA, IEEE, 1989(3):945-948.

[5] Shifrin M, Ayasli Y, Katzin P. A new power amplifier topology with series biasing and power combining of transistors[C]// IEEE Microwave & Millimeter-wave Monolithic Circuits Symposium. [s. l]. IEEE Xplore, 1992;39-41.

[6] Dabag H T, Hanafi B, Golcuk F, et al. Analysis and design of stacked-FET millimeter-wave power amplifiers[J]. IEEE Transactions on Microwave Theory & Techniques, 2013, 61(4):1543-1556.

[7] Ezzeddine A K, Huang H C. The high voltage/high power FET (HiVP)[C]// Radio Frequency Integrated Circuits. Tampa, Florida, USA, IEEE, 2003;215-218.

[8] Wu H F, Cheng Q F, Li X G, et al. Analysis and design of an ultrabroadband stacked power amplifier in CMOS technology[J]. IEEE Transactions on Circuits & Systems II Express Briefs, 2016, 63(1):49-53.

[9] David M Pozar. 微波工程[M]. 北京:电子工业出版社, 2006.

作者简介:

胡俊男, (1992-), 硕士研究生. 研究方向为模拟射频集成电路设计.

陈晓娟(通讯作者) 女, (1979-), 硕士, 副研究员. 研究方向为射频/微波/毫米波器件与电路设计.

E-mail: chenxiaojuan@ime.ac.cn.